(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년09월02일
(11) 등록번호 10-1548980
(24) 등록일자 2015년08월26일

(51) 국제특허분류(Int. Cl.)
H03H 9/66 (2006.01)
(21) 출원번호 10-2013-0111152
(22) 출원일자 2013년09월16일
심사청구일자 2013년09월16일
(65) 공개번호 10-2015-0032370
(43) 공개일자 2015년03월26일
(56) 선행기술조사문헌
JP2002076810 A*
KR100652232 B1*
KR1020120103835 A
KR100896158 B1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
한국과학기술원
대전광역시 유성구 대학로 291(구성동)
(72) 발명자
박철순
대전 유성구 배울2로 61, 1007동 502호 (관평동, 대덕테크노밸리10단지아파트)
송인상
대전 유성구 대학로 291, (구성동, 한국과학기술원)
(뒷면에 계속)
(74) 대리인
박영우, 맹성재

전체 청구항 수 : 총 9 항 심사관 : 김재문

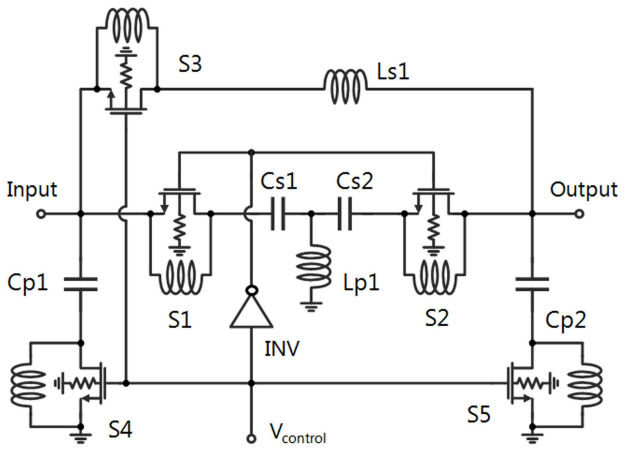
(54) 발명의 명칭 **고집적 필터형 위상 천이기**

(57) 요 약

본 발명은 고역필터와 저역필터를 모두 하나의 칩에 집적한 위상 천이기에 있어서, 상기 저역필터를 구성하는 직렬 인덕터와 병렬 커패시터의 사이의 내부 공간에 상기 고역필터를 구성하는 직렬 커패시터와 병렬 인덕터를 배치하여 칩크기를 감소시킨 것을 특징으로 하는 고집적 필터형 위상 천이기에 관한 것이다.

또한 본 발명은 고역필터와 저역필터를 선택적으로 동작시켜 위상을 천이시키는 위상 천이기에 있어서, 상기 고역필터와 상기 저역필터는 입력 신호를 선택적으로 전달받기 위한 스위칭부를 각 필터마다 적어도 하나씩을 구비하되, 상기 스위칭부는, 트랜지스터, 상기 트랜지스터의 드레인단과 소스단 사이에 병렬 연결된 인덕터 및 상기 트랜지스터의 기판에 연결된 고저항을 포함하여 단극쌍투 스위치를 대체하여 전체 칩크기를 감소시킨 것을 특징으로 하는 고집적 필터형 위상 천이기에 관한 것이다.

대 표 도 - 도6



(72) 발명자

오인열

대전 유성구 노은로 71, 507호 (노은동, 노은스타돔아파트)

조성준

대전광역시 유성구 대학로 291 한국과학기술원 초고주파회로연구실

김홍이

대전광역시 유성구 대학로 291
한국과학기술원(KAIST) 초고주파회로연구실

이채준

대전 유성구 대학로 291, (구성동, 한국과학기술원)

이해진

대전광역시 유성구 대학로 291
한국과학기술원(KAIST) KI빌딩 초고주파회로연구실 C320호

이중호

대전 유성구 대학로 291, (구성동, 한국과학기술원)

윤종현

대전 유성구 대학로 291, (구성동, 한국과학기술원)

이 발명을 지원한 국가연구개발사업

과제고유번호	2013-006962
부처명	미래창조과학부
연구관리전문기관	한국연구재단
연구사업명	선도연구센터지원사업
연구과제명	지능형RF연구센터
기 여 율	1/1
주관기관	한국과학기술원
연구기간	2013.03.01 ~ 2014.02.28

특허청구의 범위

청구항 1

입력패드와 출력패드 사이에 직렬 인덕터와 상기 직렬 인덕터 양단에 커패시터가 병렬로 접지와 연결되어 구성되는 저역필터 및

상기 저역필터의 직렬 인덕터와 병렬 커패시터 사이에, 2개의 직렬 커패시터와 2개의 직렬 커패시터 점점 노드로부터 병렬로 접지와 연결되는 인덕터로 구성되는 고역필터를 상기 저역필터와 병렬로 연결하는 고집적 필터형 위상 전이기에 있어서,

상기 고역필터와 상기 저역필터의 신호를 선택적으로 통과시키기 위한 스위칭 소자를 각 필터마다 적어도 하나씩 구비하여 고역필터 스위칭부와 저역필터 스위칭부를 구성하고

각각의 스위칭 소자는 입력과 출력 사이를 on 또는 off로 연결하거나 끊어 상기 저역필터 스위칭부와 고역필터 스위칭부를 인버터에 의하여 배타적으로 제어하고,

상기 저역필터의 직렬 인덕터는 입력패드와 출력 패드 사이에 전송 선로를 소정 수 회전시켜 형성하고, 상기 저역필터의 병렬 커패시터는 상기 직렬 인덕터의 양단부에 연결 배치되며,

상기 저역필터의 직렬 인덕터와 양쪽에 배치된 상기 병렬 커패시터의 사이의 공간에 상기 직렬 인덕터보다 크기가 작은 병렬 인덕터와 직렬 커패시터를 집적하여 상기 고역필터가 형성된 것을 특징으로 하는 고집적 필터형 위상 천이기.

청구항 2

삭제

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 입력패드와 상기 직렬 커패시터 입력패드와 직렬 커패시터 사이 및 직렬 커패시터와 출력패드 사이에 배치되는 트랜지스터 및

상기 트랜지스터의 드레인과 소스에 병렬 연결된 인덕터를 포함하는 고역필터 스위칭부를 더 포함하는 것을 특징으로 하는 고집적 필터형 위상 천이기.

청구항 5

제4항에 있어서,

상기 트랜지스터는,

기판에 형성된 고저항을 더 포함하는 것을 특징으로 하는 고집적 필터형 위상 천이기.

청구항 6

제1항에 있어서,

상기 입력패드와 상기 직렬 인덕터 사이 및 상기 병렬 커패시터와 접지 사이에 배치되는 트랜지스터 및

상기 트랜지스터의 드레인과 소스에 병렬 연결된 인덕터를 포함하는 저역필터 스위칭부를 더 포함하는 것을 특징으로 하는 고집적 필터형 위상 천이기.

청구항 7

삭제

청구항 8

제6항에 있어서,

상기 트랜지스터는,

기판에 형성된 고저항을 더 포함하는 것을 특징으로 하는 고집적 필터형 위상 천이기.

청구항 9

제1항에 있어서,

상기 입력패드와 출력패드 사이에 형성되어 임피던스를 정합하는 인덕터를 더 포함하는 것을 특징으로 하는 고집적 필터형 위상 천이기.

청구항 10

제1항에 있어서,

제어 신호에 따라 저역필터의 스위칭부가 on일 때 고역필터의 스위칭부는 off되고,

저역필터의 스위칭부가 off일 때 고역필터의 스위칭부가 off되도록 배타적으로 제어하는 제어기를 더 포함하는 특징으로 하는 고집적 필터형 위상 천이기.

청구항 11

제10항에 있어서,

상기 제어기는,

상기 제어 신호를 반전시켜 출력하는 인버터를 구비하고,

상기 인버터의 입력단이 상기 고역필터 스위칭부 또는 상기 저역필터 스위칭부 중 하나를 제어하는 단자와 연결되고,

상기 인버터의 출력단이 나머지 하나를 제어하는 단자와 연결된 것을 특징으로 하는 고집적 필터형 위상 천이기.

청구항 12

삭제

청구항 13

T 타입 고역필터와 Pi 타입의 저역필터를 선택적으로 동작시켜 위상을 천이시키는 위상 천이기에 있어서, 상기 고역필터와 상기 저역필터는 입력 신호를 선택적으로 전달받기 위한 스위칭 소자를 각 필터마다 적어도 하나씩을 구비하되,

상기 스위칭 소자는,

트랜지스터;

상기 트랜지스터의 드레인단과 소스단 사이에 병렬 연결된 인덕터 및

상기 트랜지스터의 기판에 연결된 고저항을 포함하는 것을 특징으로 하는 고집적 필터형 위상 천이기.

명 세 서

기 술 분 야

[0001] 본 발명은 위상 천이기에 관한 것으로서, 상세하게는 밀리미터파 대역에서 크기가 상당한 저역필터 내부 공간에 상기 저역필터보다 크기가 작은 고역필터를 집적하여 저손실 특성과 집적도가 향상된 위상 천이기에 관한 것이

다.

배 경 기 술

[0002] 최근 밀리미터파 및 테라헤르츠 대역 고속 대용량 데이터 통신이 큰 관심을 받으면서 다양한 연구가 광범위하게 수행되고 있다. 밀리미터파 및 테라헤르츠 통신은 높은 주파수로 인하여 손실이 크고, 신호 생성이 어렵기 때문에 빔포밍 기술이 필수적으로 요구된다. 빔포밍 기술은 배열 안테나를 이용한 것으로서, 안테나로 여기되는 신호의 위상을 조절하여 빔을 원하는 방향으로 생성하는 기술이다. 빔포밍 기술에서 가장 중요한 블록은 신호의 위상을 조절하는 위상 천이기이다. 위상 천이기는 송수신 모듈에 쓰이는 회로의 일종으로 특히 위상배열안테나에 신호의 위상변화를 주기 위한 핵심부품으로 초고주파 레이다 및 위성의 안테나에 쓰이는 부품이다. 위상 천이기는 전기적 혹은 물리적인 방법으로 전기적 신호의 길이를 조절한다. 물리적 방법을 통한 위상 조절은 크기가 크고 동작속도가 느리기 때문에 소형의 고속 동작을 위한 용도로는 적합하지 않기 때문에, 밀리미터파 및 테라헤르츠 대역에서는 주로 전기적 방법이 주를 이룬다.

[0003] 위상 천이기는 다양한 방법으로 구현이 가능한데, 저역필터 및 고역필터로 구성된 필터타입의 위상 천이기의 경우에는, 단일 소자로서 연속적인 위상 천이를 발생할 수 없지만, 비교적 단순한 방법으로 좋은 위상 천이 특성을 가질 수 있는 장점이 있다. 또한 수동소자로 구성되기 때문에 전력소모가 적고, 좋은 선형성을 가지고 있기 때문에 복잡도가 높을수록 성능을 얻기 어려운 밀리미터파 대역의 배열 안테나 시스템에서 널리 활용되어 왔다. 필터 구조의 주파수 특성상 90도 이상의 위상을 생성할 수 없고, 90도에 가까워질수록 필터의 대역 특성이 열화되기 때문에, 보통의 경우, 필터타입의 위상 천이기를 구현할 때는 고역필터와 저역필터를 결합함으로써, 전체적인 이득과 대역, 위상 특성을 최적화하는 방식을 택한다. 기존의 방식은 단순히 2개의 필터를 병렬로 두고, 단극쌍투(single pole double throw : SPDT) 스위치를 통해서 선택적으로 동작모드를 취하는 방식이고, 2개의 SPDT의 스위치 자체의 크기도 무시할만한 수준이 아니기 때문에, 실리콘 상에서 집적하기에는 적절하지 않다.

[0004] 도 1은 종래의 필터타입 위상 천이기로서, 2개의 커패시터와 1개의 인덕터로 구성된 고역필터와 2개의 인덕터와 1개의 커패시터로 구성된 저역필터를 개별적으로 구성하고, 고역필터와 저역필터의 동작모드를 선택하기 위한 단극쌍투(SPDT) 스위치가 양쪽에 위치한다.

[0005] 도 1과 같은 필터타입의 위상 천이기는 동작원리가 단순하고, 구현의 용이함으로 인하여 널리 사용되고 있다. 하지만, 도 1이나 특허문헌 1과 같이, 종래의 구조에서는 고역필터와 저역필터 두 모드를 각각 개별적으로 구성하고, 이를 2개의 단극쌍투(SPDT) 스위치를 이용하여 선택적으로 동작시킴으로 인하여, 실리콘 상에 집적하기에는 적절하지 않을 정도로 크기가 커지는 문제점이 있다.

[0006] 도 2는 이상적인 저역필터 필터에서 위상 증가에 따른 삽입 손실 특성이 열화되는 것을 보여주는 모의실험 결과이다. 필터는 최고 90도까지 위상 변화가 가능하며, 위상 변화량이 증가할수록 전체적인 필터의 성능이 열화된다. 모의실험을 통해서 손실이 없는 이상적인 저역필터에서 삽입 위상을 20도 단위로 증가시키면서 삽입 손실 특성을 살펴보면, 삽입 위상 증가에 따라서 대역 특성이 심하게 열화되는 것을 알 수 있으며, 손실을 고려한 실제 상황에서는 더욱 심하게 발생한다.

[0007] 이러한 문제로 인해서 두 가지 모드를 모두 구현하지 않고 도 3 내지 도 5와 같이, 실리콘 상에서 하나의 모드로만 원하는 위상을 변화시키는 구조를 채택하여 크기 문제를 해결하고자 하는 단일 모드의 위상 천이기를 살펴볼 수 있다.

[0008] 도 3은 저역필터 모드로만 구현된 필터타입 위상 천이기이다. 제1 트랜지스터(T1)가 켜지고, 제2 트랜지스터(T2)가 꺼지면, 도 4와 같이, 인덕터(Ls)와 커패시터(Cp/2)가 대역소거필터(band stop filter)로 동작하고 위상 천이기는 우회(bypass) 동작한다. 또한 제1 트랜지스터(T1)가 꺼지고, 제2 트랜지스터(T2)가 켜지면, 도 5와 같이, 인덕터(Ls)와 두 개의 커패시터(Cp)가 저역필터를 구성하여, 요구되는 위상 변화가 발생한다.

[0009] 도 4는 도 3의 위상 천이기의 우회 모드의 등가회로로서, 인덕터(Ls)와 커패시터(Cp/2)가 대역소거필터로 동작하여, 인가된 신호는 켜진 제1 트랜지스터(T1)를 통해서 전달된다. 도 5는 도 3의 저역필터 타입의 위상 천이기의 등가회로도이다. 인덕터(Ls)와 2개의 커패시터(Cp)에 의해 요구되는 위상 변화가 발생한다.

[0010] 그러나 도 3 내지 도 5와 같은 단일 모드의 위상 천이기는 하나의 모드로 요구되는 위상을 모두 구현함에 따른 전체적인 성능의 열화가 발생하고, 이는 밀리미터파 대역과 같이 손실이 큰 대역에서 더 심각한 문제가 된다. 또한 필터타입의 위상 천이기의 경우에는, 단일 소자로 동작하는 경우보다 여러 위상을 직렬로 연결하여, 360도의 위상을 구현하는 구조이기 때문에, 단일 모드의 위상 천이기의 크기 문제는 반드시 해결해야 할 과제로 판단

된다.

선행기술문헌

특허문헌

[0011] (특허문헌 0001) 1. 한국등록특허 제10-0652232호(2006년 11월 23일 등록)

발명의 내용

해결하려는 과제

[0012] 본 발명은 상기의 문제점을 해결하기 위하여 밀리미터파 대역에서 동작하는 위상 천이기로서 저역필터 내부에 고역필터를 집적하여 저손실 특성과 집적도를 향상시킨 필터형 위상 천이기를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0013] 상기의 과제를 해결하기 위한 본 발명에 의한 고집적 필터형 위상 천이기는 고역필터와 저역필터를 모두 하나의 칩에 집적한 위상 천이기에 있어서, 상기 저역필터를 구성하는 직렬 인덕터와 병렬 커패시터의 사이의 내부 공간에 상기 고역필터를 구성하는 직렬 커패시터와 병렬 인덕터를 배치하여 칩크기를 감소시킨 것을 특징으로 한다.

[0014] 본 발명의 또 다른 실시예로서 본 발명에 의한 고집적 필터형 위상 천이기는 고역필터와 저역필터를 선택적으로 동작시켜 위상을 천이시키는 위상 천이기에 있어서, 상기 고역필터와 상기 저역필터는 입력 신호를 선택적으로 전달받기 위한 스위칭부를 구비하되, 상기 스위칭부는, 트랜지스터, 상기 트랜지스터의 드레인단과 소스단 사이에 병렬 연결된 인덕터 및 상기 트랜지스터의 기판에 연결된 고저항을 포함하여 칩크기를 감소시킨 것을 특징으로 한다.

[0015] 본 발명의 또 다른 실시예로서 본 발명에 의한 고집적 필터형 위상 천이기는 크기가 다양한 인덕터 어레이와 커패시터 어레이를 구비하고, 인덕터 어레이와 커패시터 어레이는 복수의 스위칭 소자로 각각 연결하여 조합하여 고역 필터 또는 저역 필터를 형성하고, 상기 복수의 스위칭 소자는 제어 신호에 따라 상기 인덕터와 커패시터를 선택적으로 연결하여 상기 위상 천이기를 고역 필터 또는 저역 필터로 동작시키는 것을 특징으로 한다.

발명의 효과

[0016] 본 발명은 저 전력, 저 손실 특성을 갖는 소형의 위상 천이기를 제공함으로써 밀리미터파 대역 이동단말기에 적용 시 고속 데이터 통신 특성을 갖는다.

[0017] 본 발명을 CMOS 공정으로 제조 시, 55GHz~65GHz에서 반사손실 10dB 이하로 낮출 수 있으며, 삽입손실은 저역필터와 고역필터 모드에서 3.8dB, 4.4dB로 손실이 감소되고, 대략 83도의 위상 천이 특성을 갖는다.

[0018] 본 발명은 90도 위상 변화 특성을 얻기 위해 커질 수밖에 없는 칩의 크기를 고역필터를 저역필터 내부에 집적함으로써 칩크기를 해결할 수 있다.

[0019] 본 발명은 스위치가 오프상태에서 기생 커패시턴스에 의해 삽입손실이 증가되는 문제점을 트랜지스터와 병렬 연결된 인덕터와 고저항을 통해 삽입 손실을 감소시킴으로써 종래의 단극쌍투 스위치를 대체할 수 있어 칩크기를 감소시키면서도 저손실 특성을 갖는다.

도면의 간단한 설명

[0020] 도 1은 일반적인 구조의 필터타입 위상 천이기.

도 2는 이상적인 필터에서 위상 증가에 따른 삽입 손실 특성의 열화를 보여주는 모의실험 결과 그래프.

도 3은 저역필터 모드로만 구현된 필터타입 위상 천이기.

도 4는 저역필터 모드로만 구현된 필터타입 위상 천이기의 기준 상태의 등가회로도.

도 5는 저역필터 모드로만 구현된 필터타입 위상 천이기의 저역필터 상태의 등가회로도.

도 6은 본 발명에 의한 위상 천이기.

도 7은 도 6에 도시된 스위칭 소자.

도 8은 본 발명에 의한 위상 천이기의 레이아웃도.

도 9는 본 발명에 의한 위상 천이기의 반사손실과 삽입손실 특성 그래프.

도 10은 본 발명에 의한 위상 천이기의 위상 조절 성능 그래프.

발명을 실시하기 위한 구체적인 내용

[0021] 이하 본 발명의 실시를 위한 구체적인 실시 예를 도면을 참고하여 설명한다. 예시된 도면은 발명의 명확성을 위하여 핵심적인 내용만 확대 도시하고 부수적인 것은 생략하였으므로 도면에 한정하여 해석하여서는 아니 된다.

[0022] 도 6은 본 발명에 의한 고집적 필터형 위상 천이기로서, 크기가 다양한 인덕터 어레이(Ls1, Lp1)와 커패시터 어레이(Cs1, Cs2, Cp1, Cp2)를 구비하고, 인덕터 어레이와 커패시터 어레이는 복수의 스위칭 소자(S1~S5)로 각각 연결하여 조합하여 고역 필터 또는 저역 필터를 형성하고, 상기 복수의 스위칭 소자는 제어 신호($V_{control}$)에 따라 상기 인덕터와 커패시터를 선택적으로 연결하여 상기 위상 천이기를 고역 필터 또는 저역 필터로 동작시킨다. 즉, 저역필터를 형성한 인덕터가 고역필터를 형성하는 인덕터와 중복될 수 있으며, 고역필터를 형성한 커패시터가 저역필터를 형성한 커패시터와 중복사용될 수 있으므로, 좁은 면적에 고역필터와 저역필터를 구현하되, 각 필터를 별도로 형성하지 않고, 저역필터에 사용되는 인덕터 또는 커패시터를 스위칭 소자에 의해 연결 또는 차단함으로써 고역필터에 사용할 수 있게 한다. 이것은 하나의 위상 천이기보다 위상 천이기 어레이가 사용되는 경우에 그 효과가 더 발휘될 수 있다.

[0023] 상기 위상 천이기는 저역필터, 고역필터, 고역필터 스위칭부(S1,S2), 저역필터 스위칭부(S3, S4, S5) 및 제어기(INV)로 구현할 수 있다.

[0024] 본 발명은 특히, 저역필터를 구성하는 직렬 인덕터(Ls1)와 병렬 커패시터(Cp1, Cp2)의 사이에 고역필터를 구성하는 직렬 커패시터(Cs1, Cs2)와 병렬 인덕터(Lp1)를 배치하여 고역필터의 크기만큼 칩크기를 감소시킬 수 있는 발명이다. 도 8을 참조하면, 밀리미터파 대역에서 인덕터의 크기가 커패시터에 비해 압도적으로 크므로 본 발명의 위상 천이기는 저역필터와 고역필터의 인덕터 개수를 최소한의 개수로 사용하고, 대신 면적이 작은 커패시터를 늘림으로써 같은 차수의 필터임에도 칩크기를 감소시킬 수 있다. 특히, 저역필터를 구성하는 인덕터의 크기는 커패시터나 고역필터를 구성하는 인덕터나 커패시터에 비해 크기가 크므로 저역필터는 2개의 인덕터와 1개의 커패시터를 사용하지 않고, 1개의 인덕터와 2개의 커패시터로 구현함으로써 위상 천이기의 크기를 작게 한다.

[0025] 저역필터는 입력 신호의 저주파 성분만을 통과시키며, 신호의 위상을 지연시키는 파이(Pi)-타입 필터로서, 직렬 인덕터(Ls1)와 두 개의 병렬 커패시터(Cp1, Cp2)를 포함한다. 저역필터는 차수가 높아지면 인덕터와 커패시터의 개수가 더 추가된다. 차수가 높아지면 필터링이 샤프해져서 통과 특성이 좋아지나 삽입손실이나 군지연이 나빠지며 필터의 크기가 커진다. 저역필터는 1개의 직렬 인덕터(Ls1)와 2개의 병렬 커패시터(Cp1, Cp2)로 구성된 3차 필터뿐만 아니라, 커패시터와 인덕터를 포함하여 2개 또는 그 이상의 개수로 차수가 다른 저역필터로 구현할 수 있다.

[0026] 고역필터는 입력 신호의 고주파 성분만을 통과시키며, 신호의 위상을 빠르게 하는 티(T)-타입 필터로서, 2개의 직렬 커패시터(Cs1, Cs2)와 하나의 병렬 인덕터(Lp1)를 포함한다. 고역필터도 저역필터와 마찬가지로 차수가 높아지면 인덕터와 커패시터의 개수가 더 추가된다. 고역필터는 2개의 직렬 커패시터(Cs1, Cs2)와 1개의 병렬 인덕터(Lp1)로 구성된 3차 필터뿐만 아니라, 커패시터와 인덕터를 포함하여 2개 또는 그 이상의 개수로 차수가 다른 고역필터로 구현할 수 있다.

[0027] 고역필터 스위칭부(S1,S2)와 저역필터 스위칭부(S3, S4, S5)를 구성하는 스위칭 소자는 종래의 단극쌍투 스위치 대신 저손실 특성이면서 소형으로 집적이 가능한 도 7과 같은 구조의 스위칭 소자를 사용한다. 도 7을 참조하면, 스위칭 소자는 제3 트랜지스터(T3), 인덕터(Lr) 및 고저항(R_{body})으로 구현한다. 제3 트랜지스터(T3)가 오프(off) 모드일 때 제3 트랜지스터(T3)의 기생 커패시턴스가 매우 커지는 문제점을 해결하기 위해, 기생 커패시턴스에 의한 신호 누설을 방지하고자 기생 커패시턴스와 대역소거필터로 동작하는 인덕터(Lr)를 제3 트랜지스터(T3)의 드레인과 소스에 병렬로 연결한다. 제3 트랜지스터(T3)가 온(on) 모드 일 때, 인덕터(Lr)는 충분히 큰 값을 가지기 때문에, 상기 제3 트랜지스터(T3)와 병렬로 연결되어 있으므로 상기 제3 트랜지스터(T3)의 동작 및 스위칭 소자의 성능에 인덕터(Lr)에 의한 영향은 미미하다. 제3 트랜지스터(T3)가 오프 모드 일 때, 제

3 트랜지스터(T3)의 기생 커패시턴스는 인덕터(Lr)의 인덕턴스에 의해 상쇄되므로 신호의 손실을 감소시킬 수 있다.

[0028] 제3 트랜지스터(T3)는 CMOS 공정으로 구현하면, 신호가 통과할 때, 제3 트랜지스터(T3)의 기판(body)으로 신호의 누설이 발생하기 때문에, 이를 막기 위해서 제3 트랜지스터(T3)의 기판에 고저항(R_{body})을 삽입하거나 기판 내부에 고저항(R_{body})을 형성하여, 신호의 누설을 방지한다.

[0029] 고역필터 스위칭부(S1,S2)는 입력 신호를 고역필터로 통과시키기 위한 제1 스위칭 소자(S1)와 고역필터의 출력 신호를 출력 패드로 전달하기 위한 제2 스위칭 소자(S2)를 포함한다. 상기 제1 스위칭 소자(S1)와 상기 제2 스위칭 소자(S2)의 작동은 제어 신호에 의해 동시에 이루어진다.

[0030] 저역필터 스위칭부(S3, S4, S5)는 입력 신호를 저역필터로 통과시키기 위한 제3 스위칭 소자(S3)와 병렬 커패시터(Cp)를 통과하는 신호를 접지 라인으로 전달하기 위한 제4 스위칭 소자(S4) 및 제5 스위칭 소자(S5)로 구성된다.

[0031] 개별 커패시터(Cp)에 도 7에 도시된 스위칭 소자를 각각 연결하여 보다 확실하게 접지 처리함으로써, 저손실 특성을 향상시킬 수 있다. 따라서 기존의 위상 천이기의 저역필터 모드에서 동작 시에, 두 개의 커패시터의 공통 노드를 하나로 묶어서 접지 처리한 구조에서 발생하는 손실 특성이 열화되는 문제점을 해결할 수 있다.

[0032] 제어기(INV)는 제어신호($V_{control}$)를 반전시켜 출력하는 인버터(INV)로 구현할 수 있다. 상기 인버터(INV)의 입력단을 상기 고역필터 스위칭부(S1,S2) 또는 상기 저역필터 스위칭부(S3, S4, S5) 중 하나를 제어하는 단자와 연결하고, 상기 인버터(INV)의 출력단을 나머지 하나를 제어하는 단자와 연결한다. 인버터를 이용해서 고역필터 동작 모드와 저역필터 동작 모드를 하나의 신호($V_{control}$)로 제어가 가능하다. 예를 들면, 제어신호($V_{control}$)가 로직 하이이면 고역필터 스위칭부(S1,S2)를 온 모드로 동작시키므로 고역필터에 의해 입력 신호의 위상이 전진된 출력 신호를 얻을 수 있으며, 제어신호($V_{control}$)가 로직 로우이면 저역필터 스위칭부(S3, S4, S5)를 온 모드로 동작시키므로 저역필터에 의해 입력 신호의 위상이 지연된 출력 신호를 얻을 수 있다. 고역필터 스위칭부(S1,S2)가 온 상태이면, 고역필터로 신호가 입력되어 출력되는 신호는 입력신호의 위상보다 위상이 전진되어 출력되며, 저역필터 스위칭부(S3, S4, S5)가 온 상태이면, 저역필터로 입력신호가 전달되어 출력되는 신호는 입력신호의 위상보다 위상이 지연되어 출력된다. 이렇게 고역필터를 통과하면서 전진된 위상과 저역필터를 통과하면서 지연된 위상의 차이로서 위상변화를 구현하게 된다.

[0033] 도 8은 본 발명에 의한 위상 천이기를 CMOS 공정으로 제조하기 위한 레이아웃도이다. 본 발명의 위상 천이기의 경우, 패드를 포함하여 0.47x0.36 mm^2로 굉장히 작은 크기로 구현할 수 있다. 도 8에 도시된 위상 천이기는 직렬 인덕터(Ls1)는 입력 패드(Input PAD)와 출력 패드(Output PAD) 사이에 전송 선로를 소정 수 회전시켜 형성하고, 병렬 커패시터(Cp1, Cp2)는 직렬 인덕터(Ls1)의 양단부에 배치된다. 직렬 인덕터(Ls1)와 상기 병렬 커패시터(Cp1, Cp2)의 사이의 공간에 직렬 인덕터(Ls1)보다 크기가 작은 병렬 인덕터(Lp1)와 직렬 커패시터(Cs1, Cs2)가 배치된다. 고역필터 스위칭부(S1,S2)는 입력패드와 직렬 커패시터(Cs1) 사이 및 출력패드와 직렬 커패시터(Cs2) 사이에 배치되고, 트랜지스터와 트랜지스터의 드레인과 소스에 병렬 연결된 인덕터를 포함한다. 또한 고역필터 스위칭부(S1,S2)는 상기 트랜지스터의 기판으로의 신호 누설을 막기 위한 상기 기판에 연결 배치된 고저항을 포함한다. 저역필터 스위칭부(S3)는 입력패드와 상기 직렬 인덕터(Ls1) 사이에 배치되고, 트랜지스터와 상기 트랜지스터의 드레인과 소스에 병렬 연결된 인덕터, 상기 트랜지스터의 기판으로의 신호 누설을 막기 위한 상기 기판에 연결 배치된 고저항을 포함한다. 또한, 저역필터 스위칭부(S4,S5)는 상기 병렬 커패시터와 접지 사이에 배치되는 트랜지스터와 상기 트랜지스터의 드레인과 소스에 병렬 연결된 인덕터, 상기 트랜지스터의 기판으로의 신호 누설을 막기 위한 상기 기판에 연결 배치된 고저항을 포함한다. 입력 패드와 스위칭 소자(S3) 사이와, 출력 패드와 직렬 인덕터(Ls1) 사이에 각각 임피던스를 정합을 조절하는 인덕터들(Lm1,Lm2)을 연결함으로써 임피던스를 정합하여 전송 손실을 감소시킨다.

[0034] 도 1의 종래의 위상 천이와 같이, 하나의 단극쌍투(SPDT) 스위치의 크기만 약 0.5x0.5mm^2 정도로써, 2개의 단극쌍투 스위치, 고역필터 및 저역필터를 개별적으로 구성하면, 실리콘 기판 상에서 집적하기에 부적절할 정도로 면적이 커지는 것과 비교하면 본 발명의 위상 천이기가 집적도가 크게 향상됨을 알 수 있다.

[0035] 도 9는 본 발명에 의한 고집적 필터형 위상 천이기의 반사손실과 삽입손실 특성을 보여주는 도면이다. 본 발명은 크기를 소형화시킬 뿐 만 아니라 반사손실의 경우, 고역필터 모드와 저역필터 모드에서 기준이 되는 10dB를

55GHz~65GHz까지 모두 만족하며, 삽입손실은 고역필터 모드(A)에서 3.8dB와 저역필터 모드(B)에서 4.4dB로 저손실 특성을 보여준다.

[0036] 도 10은 본 발명에 의한 집적도가 높은 밀리미터파 대역 저손실 위상 천이기의 고역필터 모드(A)와 저역필터 모드(B)의 위상 조절 특성을 보여준다. 고역필터 모드는 60GHz에서 약 13도 위상 변화 특성을 갖고, 저역필터 모드는 60GHz에서 약 -70도 위상 변화 특성을 갖는다. 도 6과 같이 설계된 위상 천이기는 55GHz~65GHz 대역에서 83도의 위상 천이 특성을 획득할 수 있다.

[0037] 이러한 본 발명의 고집적도와 저손실 특성의 위상 천이기는 손실 특성이 매우 중요한 밀리미터파 및 테라헤르츠 대역에서 꼭 필요한 것으로서, 본 발명의 위상 천이기를 적용할 경우, 무선 통신 시스템은 데이터 전송 효율의 증가를 기대할 수 있으며, 밀리미터파 대역을 이용한 대용량 고속 데이터 무선전송에 적합한 빔포밍(beamforming) 시스템에 활용될 수 있다.

[0038] 이상에서는 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0039] S1, S2, S3, S4, S5 : 스위칭 소자

Ls1 : 직렬 인덕터

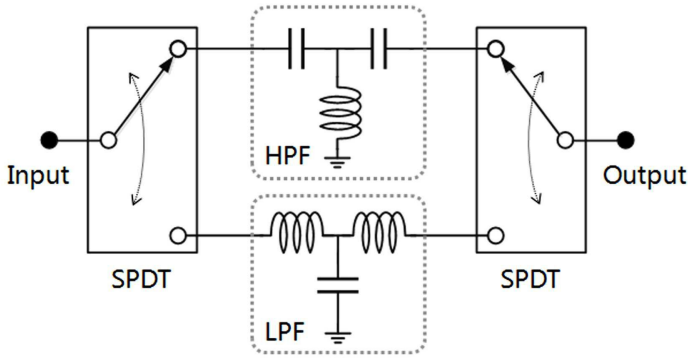
Lp1 : 병렬 인덕터

Cs1, Cs2 : 직렬 커패시터

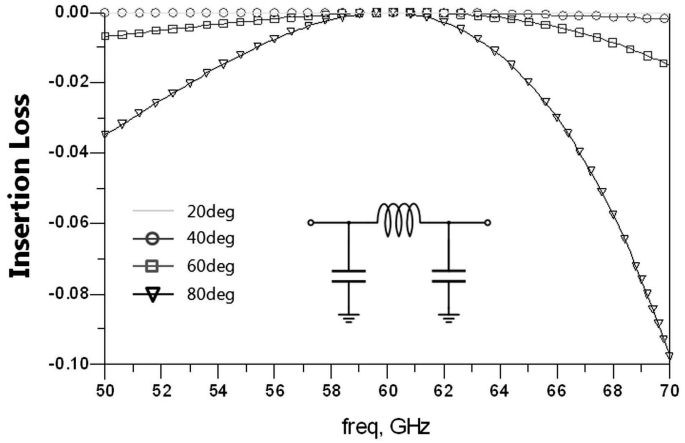
Cp1, Cp2 : 병렬 커패시터

도면

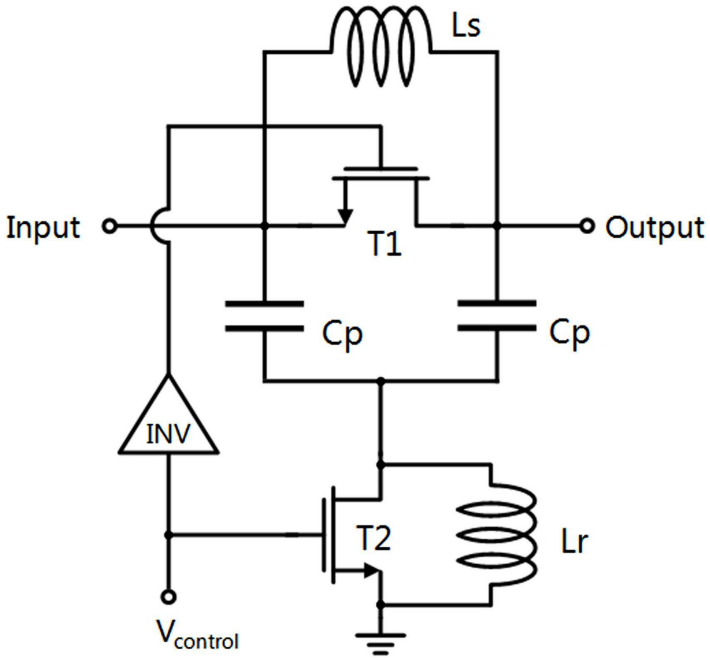
도면1



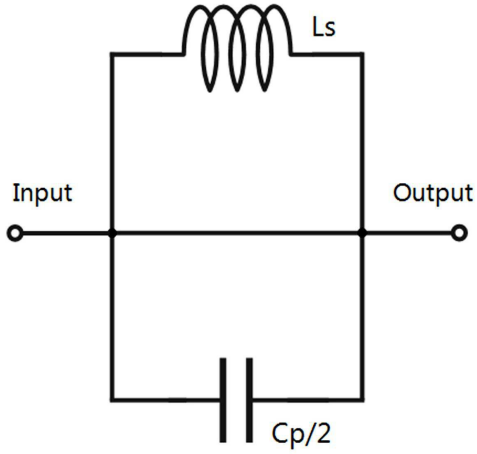
도면2


0.00
-0.02
-0.04
-0.06
-0.08
-0.10
Insertion Loss
20deg
40deg
60deg
80deg
50
52
54
56
58
60
62
64
66
68
70
freq, GHz

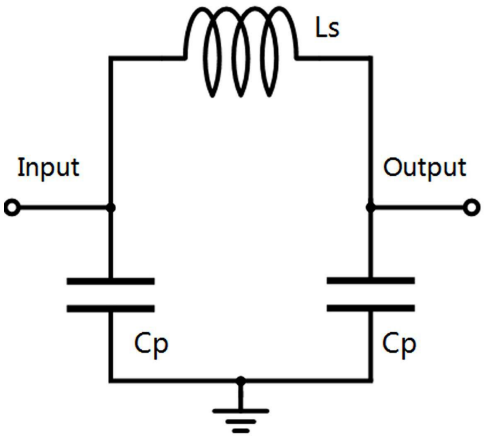
도면3


Ls
Input
T1
Output
Cp
Cp
INV
T2
Lr
Vcontrol

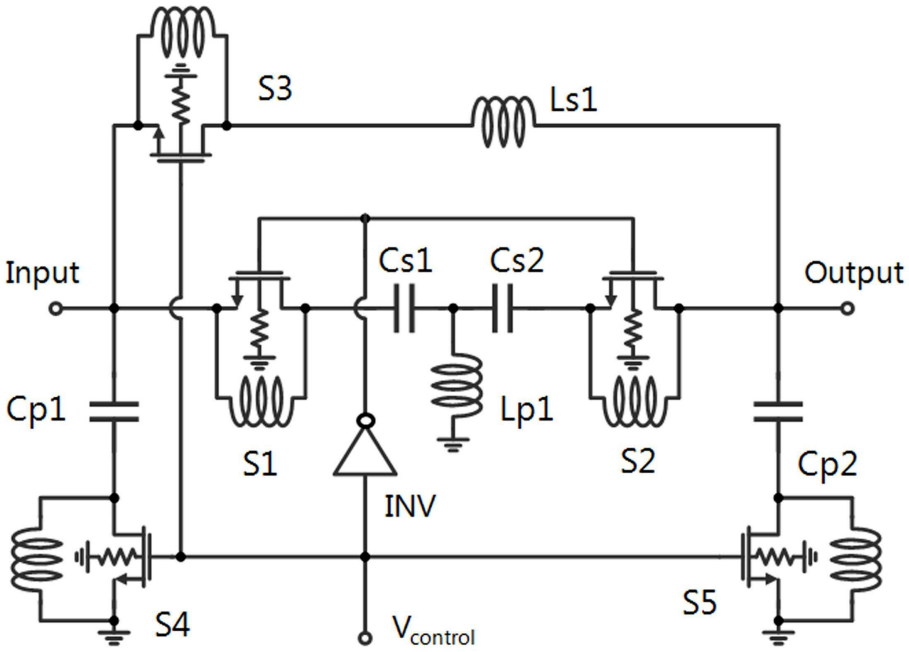
도면4



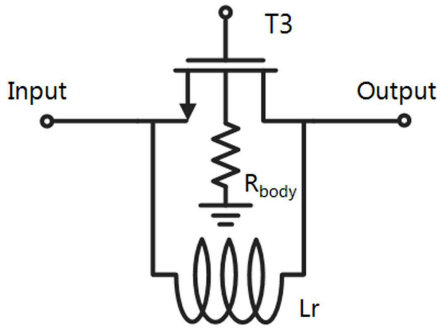
도면5



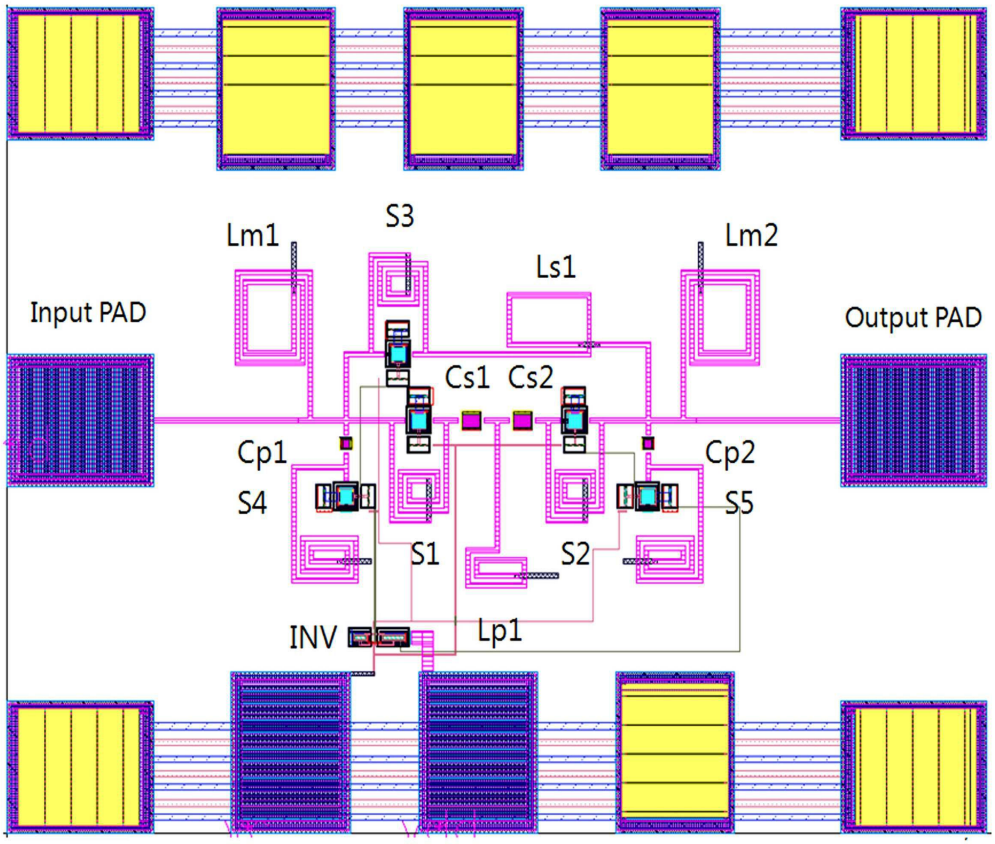
도면6


S3
Ls1
Input
Cs1
Cs2
Output
Cp1
Lp1
S1
S2
Cp2
INV
S4
S5
Vcontrol

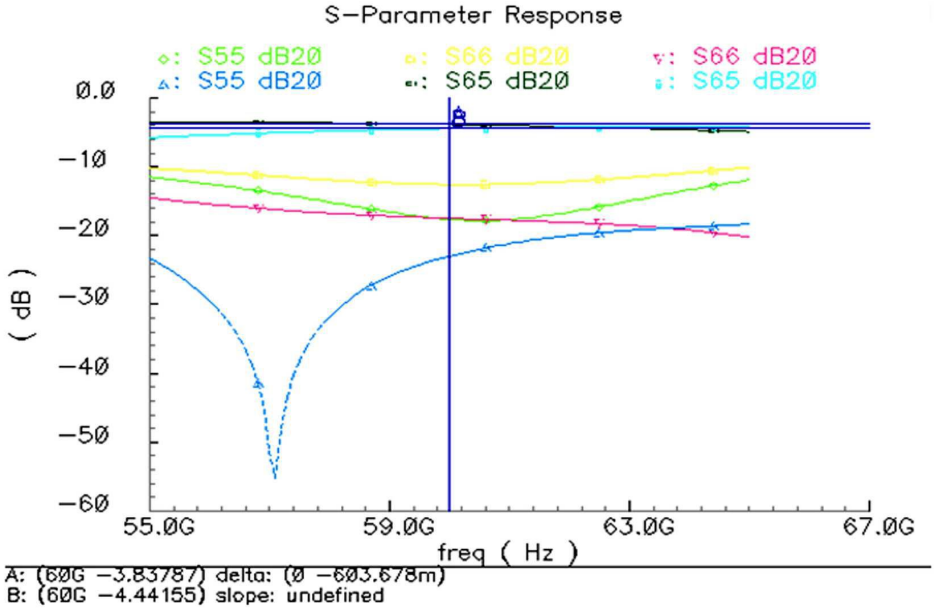
도면7


T3
Input
Output
Rbody
Lr

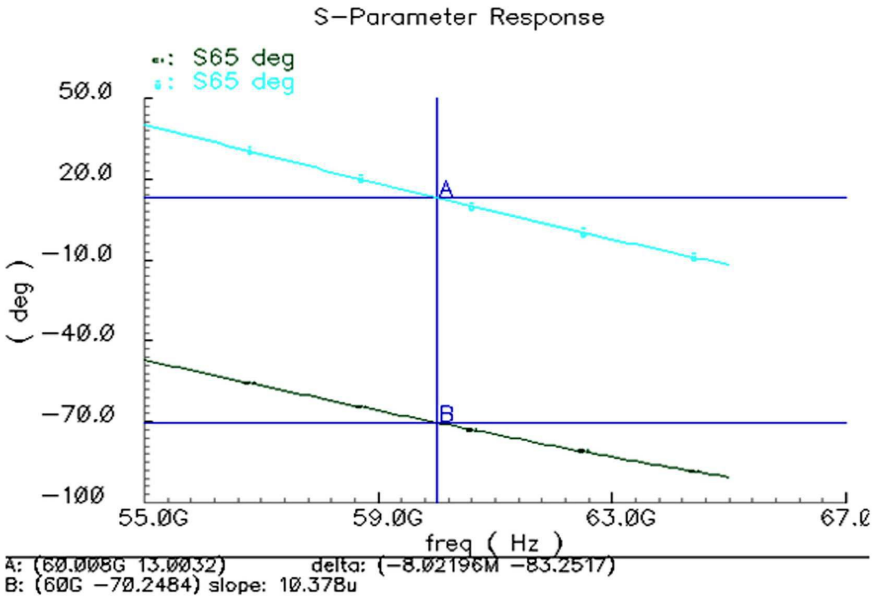
도면8


Lm1
S3
Lm2
Ls1
Input PAD
Output PAD
Cs1
Cs2
Cp1
Cp2
S4
S5
S1
S2
INV
Lp1

도면9


S-Parameter Response
S55 dB20
S55 dB20
S66 dB20
S65 dB20
S66 dB20
S65 dB20
0.0
-10
-20
-30
-40
-50
-60
(dB)
55.0G
59.0G
63.0G
67.0G
freq (Hz)
A: (60G -3.83787) delta: (0 -603.678m)
B: (60G -4.44155) slope: undefined

도면10


S-Parameter Response
S65 deg
S65 deg
50.0
20.0
-10.0
-40.0
-70.0
-100
(deg)
A
B
55.0G
59.0G
63.0G
67.0
freq (Hz)
A: (60.008G 13.0032)
delta: (-8.02196M -83.2517)
B: (60G -70.2484) slope: 10.378u