



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년08월24일

(11) 등록번호 10-1546707

(24) 등록일자 2015년08월18일

(51) 국제특허분류(Int. Cl.)
G06F 13/14 (2006.01) **G06F 12/00** (2006.01)
 (21) 출원번호 10-2014-0012681
 (22) 출원일자 2014년02월04일
 심사청구일자 2014년02월04일
 (65) 공개번호 10-2015-0091892
 (43) 공개일자 2015년08월12일
 (56) 선행기술조사문헌
 JP2008176785 A*
 KR1020100021868 A*
 KR101443678 B1
 KR1020130102309 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
한국과학기술원
 대전광역시 유성구 대학로 291(구성동)
 (72) 발명자
박규호
 대전광역시 유성구 대학로 291(구성동) 한국과학기술원 6-3208
박성규
 대전광역시 유성구 대학로 291(구성동) 한국과학기술원 동측기숙사 6118호
 (74) 대리인
김성호

전체 청구항 수 : 총 6 항

심사관 : 김세영

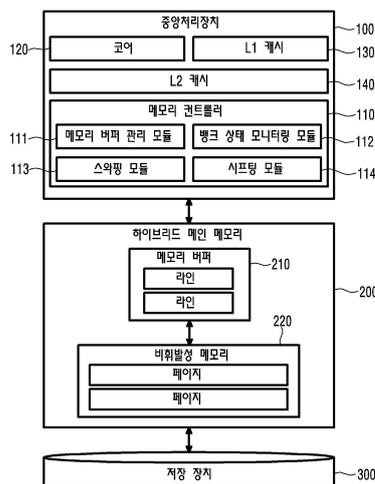
(54) 발명의 명칭 **하이브리드 메인 메모리 기반의 메모리 접근 관리방법**

(57) 요약

본 발명의 실시 형태는 하이브리드 메인 메모리 기반의 메모리 접근 관리방법에 관한 것이다.

본 발명의 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은, 뱅크 상태 모니터링 모듈을 이용하여 비휘발성 메모리의 복수의 뱅크의 상태를 검색하는 검색단계; 메모리 버퍼 관리 모듈을 이용하여 메모리 버퍼에 저장된 데이터 중 적어도 하나의 데이터를 빅탐 데이터(victim data)로 선정하는 선정단계; 및 상기 빅탐 데이터를 상기 비휘발성 메모리에 저장하는 저장단계; 를 포함하고, 상기 선정단계는, 상기 뱅크 상태 모니터링 모듈이 메모리 동작이 일어나고 있지 않은 프리 뱅크를 검색하면, 상기 메모리 버퍼에 저장된 데이터 중 상기 프리 뱅크에 저장될 데이터를 빅탐 데이터로 선정하는 단계이다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호 10035231

부처명 미래창조과학부

연구관리전문기관 한국산업기술평가관리원

연구사업명 SW컴퓨팅산업원천기술개발사업 (차세대컴퓨팅)

연구과제명 매니코어와 차세대 메모리 결합형 아키텍처의 자원관리 기술 개발

기여율 1/1

주관기관 KAIST

연구기간 2010.03.01 ~ 2014.02.28

특허청구의 범위

청구항 1

뱅크 상태 모니터링 모듈을 이용하여 비휘발성 메모리의 복수의 뱅크의 상태를 검색하는 검색단계;
 메모리 버퍼 관리 모듈을 이용하여 메모리 버퍼에 저장된 데이터 중 적어도 하나의 데이터를 빅티م 데이터 (victim data)로 선정하는 선정단계; 및
 상기 빅티م 데이터를 상기 비휘발성 메모리에 저장하는 저장단계; 를 포함하고,
 상기 선정단계는,
 상기 뱅크 상태 모니터링 모듈이 메모리 동작이 일어나고 있지 않은 프리 뱅크를 검색하면, 상기 메모리 버퍼에 저장된 데이터 중 상기 프리 뱅크에 저장될 데이터를 빅티م 데이터로 선정하는 단계인, 하이브리드 메인 메모리 기반의 메모리 접근 관리방법.

청구항 2

삭제

청구항 3

제1항에 있어서,
 상기 데이터 저장단계는,
 상기 메모리 버퍼의 제1 영역에 저장된 데이터 중 사용한지 가장 오래된 데이터를 제2 영역에 저장하는 단계; 를 더 포함하고,
 상기 프리 뱅크에 저장될 데이터는 상기 제2 영역에 저장된 데이터인, 하이브리드 메인 메모리 기반의 메모리 접근 관리방법.

청구항 4

제1항에 있어서,
 상기 프리 뱅크에 저장될 데이터는 더티 데이터인, 하이브리드 메인 메모리 기반의 메모리 접근 관리방법.

청구항 5

뱅크 상태 모니터링 모듈을 이용하여 비휘발성 메모리의 복수의 뱅크의 상태를 검색하는 검색단계; 및
 상기 뱅크 상태 모니터링 모듈이 메모리 버퍼로부터의 메모리 접근이 없는 뱅크를 검색하면, 상기 메모리 접근이 없는 뱅크의 데이터를 페이지 스와핑(swapping) 또는 라인 시프팅(shifting)하는 웨어레벨링 단계; 를 포함하는, 하이브리드 메인 메모리 기반의 메모리 접근 관리방법.

청구항 6

제5항에 있어서,
 상기 페이지 스와핑 또는 상기 라인 시프팅 동작 중에 상기 메모리 버퍼로부터 데이터를 저장하는 단계; 를 더 포함하는, 하이브리드 메인 메모리 기반의 메모리 접근 관리방법.

청구항 7

제1항 및 제3항 내지 제6항 중 어느 한 항에 있어서,
 상기 메모리 버퍼는 디램(Dynamic Random Access Memory, DRAM)인, 하이브리드 메인 메모리 기반의 메모리 접근 관리방법.

명세서

기술분야

[0001] 본 발명은 하이브리드 메인 메모리 기반의 메모리 접근 관리방법에 관한 것이다.

배경 기술

[0002] 대규모 컴퓨팅 시스템에서 휘발성 메모리를 메인 메모리(main memory)로 사용하는 것은 높은 전력 소모와 집적도의 한계로 인하여 제한이 있다. 휘발성 메모리로는 예컨대 디램(Dynamic Random Access Memory)이 있다.

[0003] 이러한 문제점을 해결하기 위해 최근에 비휘발성 메모리의 개발이 활발히 이루어지고 있다. 비휘발성 메모리로는 예컨대 상변화 메모리(Phase Change Random Access Memory), 강유전체 메모리(Ferroelectric Random Access Memory) 및 저항 메모리(Resistive Random Access Memory) 등이 있다. 비휘발성 메모리는 휘발성 메모리에 비해 작은 전력 소모와 높은 집적도를 나타낸다. 그러나, 비휘발성 메모리는 성능 및 쓰기 내구성(write endurance)이 휘발성 메모리보다 낮은 단점을 갖는다.

[0004] 최근, 휘발성 메모리의 장점과 비휘발성 메모리의 장점을 모두 활용할 수 있는 하이브리드(hybrid) 메모리 구조가 제안되었다. 이와 같은 하이브리드 메모리 구조로는 디램을 메모리 버퍼로 사용하고 비휘발성 메모리를 메인 메모리로 사용하는 경우가 대표적이다. 하지만, 종래의 하이브리드 메모리 구조는 메모리 버퍼와 메인 메모리 사이의 충돌로 인해 메모리의 성능이 저하되는 문제가 있었으며, 종래의 하이브리드 메모리 구조는 내구성 문제를 해결하기 위해 웨어레벨링 동작이 수행되기 때문에, 웨어레벨링 동작과 기본 메모리 동작 사이의 충돌이 추가적으로 발생하는 문제가 있었다.

[0005] 따라서, 메모리 버퍼와 메인 메모리 사이의 충돌을 줄이고, 웨어레벨링 동작을 수행하면서 추가적인 충돌을 줄일 수 있는 메모리 접근 관리방법의 필요성이 증대되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 메모리 버퍼와 메인 메모리 사이의 충돌을 줄일 수 있는 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 제공한다.

[0007] 또한, 본 발명은 웨어레벨링 동작으로 인한 메모리 충돌을 줄일 수 있는 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 제공한다.

과제의 해결 수단

[0008] 본 발명의 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은, 뱅크 상태 모니터링 모듈을 이용하여 비휘발성 메모리의 복수의 뱅크의 상태를 검색하는 검색단계; 메모리 버퍼 관리 모듈을 이용하여 메모리 버퍼에 저장된 데이터 중 적어도 하나의 데이터를 빅티م 데이터(victim data)로 선정하는 선정단계; 및 상기 빅티م 데이터를 상기 비휘발성 메모리에 저장하는 저장단계; 를 포함하고, 상기 선정단계는, 상기 뱅크 상태 모니터링 모듈이 메모리 동작이 일어나고 있지 않은 프리 뱅크를 검색하면, 상기 메모리 버퍼에 저장된 데이터 중 상기 프리 뱅크에 저장될 데이터를 빅티م 데이터로 선정하는 단계이다.

[0009] 삭제

[0010] 여기서, 상기 데이터 저장단계는, 상기 메모리 버퍼의 제1 영역에 저장된 데이터 중 사용한지 가장 오래된 데이터를 제2 영역에 저장하는 단계; 를 더 포함하고, 상기 프리 뱅크에 저장될 데이터는 상기 제2 영역에 저장된 데이터일 수 있다.

- [0011] 여기서, 상기 프리 बैं크에 저장될 데이터는 더티 데이터일 수 있다.
- [0012] 한편, 본 발명의 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은, बैं크 상태 모니터링 모듈을 이용하여 비휘발성 메모리의 복수의 बैं크의 상태를 검색하는 검색단계; 및 상기 बैं크 상태 모니터링 모듈이 메모리 버퍼로부터의 메모리 접근이 없는 बैं크를 검색하면, 상기 메모리 접근이 없는 बैं크의 데이터를 페이지 스와핑(swapping) 또는 라인 시프팅(shifting)하는 웨어레벨링 단계; 를 포함한다.
- [0013] 여기서, 상기 페이지 스와핑 또는 상기 라인 시프팅 동작 중에 상기 메모리 버퍼로부터 데이터를 저장하는 단계; 를 더 포함할 수 있다.
- [0014] 여기서, 상기 메모리 버퍼는 디램(Dynamic Random Access Memory, DRAM)일 수 있다.

발명의 효과

- [0015] 본 발명의 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은 메모리 버퍼와 메인 메모리 사이의 충돌을 줄여서 하이브리드 메인 메모리의 메모리 성능의 저하를 방지할 수 있는 이점이 있다.
- [0016] 또한, 본 발명의 실시 형태는 웨어레벨링 동작과 기본 메모리 동작 사이의 충돌을 방지함으로써 인해 하이브리드 메인 메모리의 메모리 성능의 저하를 방지할 수 있는 이점이 있다.
- [0017] 그리고, 본 발명의 실시 형태는 메모리 버퍼를 고려하여 웨어레벨링 동작하기 때문에 중복된 연산을 피함으로써, 하이브리드 메인 메모리의 메모리 성능을 개선할 수 있는 이점이 있다.

도면의 간단한 설명

- [0018] 도 1은 하이브리드 메인 메모리 기반의 메모리 접근 관리 시스템의 개념도이다.
- 도 2는 웨어레벨링을 설명하기 위한 도면이다.
- 도 3은 제1 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 설명하기 위한 도면이다.
- 도 4는 제2 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 설명하기 위한 도면이다.
- 도 5는 메모리 접근이 없을 때 웨어레벨링 동작이 수행되는 것을 보여주기 위한 도면이다.
- 도 6은 제3 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한, 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.
- [0020] 본 발명에 따른 실시 형태의 설명에 있어서, 어느 한 element가 다른 element의 " 상(위) 또는 하(아래)(on or under)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)(on or under)는 두 개의 element가 서로 직접(directly)접촉되거나 하나 이상의 다른 element가 상기 두 element사이에 배치되어(indirectly) 형성되는 것을 모두 포함한다. 또한 "상(위) 또는 하(아래)(on or under)" 으로 표현되는 경우 하나의 element를 기준으로 위쪽 방향뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.
- [0021] 도 1은 하이브리드 메인 메모리 기반의 메모리 접근 관리 시스템의 개념도이다.
- [0022] 도 1을 참조하면 메인 메모리 기반의 메모리 접근 관리 시스템은 중앙처리장치(CPU, 100), 하이브리드 메인 메모리(200) 및 저장 장치(300)를 포함할 수 있다.
- [0023] 중앙처리장치(100)는 메모리 컨트롤러(110), 코어(120), L1 캐시(level one cache, 130) 및 L2 캐시(level two cache, 140)를 포함할 수 있다.
- [0024] 메모리 컨트롤러(110)는 하이브리드 메인 메모리(200)의 동작을 관리할 수 있다. 구체적으로 메모리 컨트롤러

(110)는 메모리 버퍼 관리 모듈(111), 뱅크 상태 모니터링 모듈(112), 스와핑 모듈(113) 및 시프팅 모듈(114)을 포함할 수 있다.

[0025] 메모리 버퍼 관리 모듈(111)은 뱅크 상태 모니터링 모듈(112)를 활용하여 비휘발성 메모리(220)의 뱅크의 상태를 파악함으로써 메모리 버퍼(210)의 데이터 중 하나 이상의 데이터를 빅티م 데이터(Victim data)로 선정한다.

[0026] 도 2를 참조하면, 스와핑 모듈(113)은 페이지 스와핑(swapping)을 담당한다. 페이지 스와핑은 가장 많이 쓰인 페이지의 데이터와 가장 적게 쓰인 페이지의 데이터를 교환해줌으로써 비휘발성 메모리(220) 내 모든 페이지의 쓰기 횟수를 균등하게 하기 위한 동작이다.

[0027] 시프팅 모듈(114)은 라인 시프팅(shifting)을 담당한다. 라인 시프팅은 페이지 내 라인 별 쓰기 횟수를 균등하게 하기 위한 동작으로 주기적으로 페이지 내 라인 단위로 시프팅하는 동작이다.

[0028] 스와핑 모듈(113) 및 시프팅 모듈(114)은 메모리 버퍼(210)의 사용량에 따라 동작 시기가 동적으로 결정이 되며, 동작 시에는 메모리 버퍼(110)를 고려한 동작이 이루어지게 된다.

[0029] 코어(120)는 중앙처리장치(100)안에 하나 이상일 수 있다. 구체적으로, 코어가 1개이면 싱글코어, 코어가 2개이면 듀얼코어, 코어가 8개이면 옥타코어일 수 있다.

[0030] L1 캐시(130)는 상위 캐시 메모리이다. 여기서, L1 캐시(130)는 코어(120)와 나뉘어 진 것으로 도시되었지만 반드시 이에 한정되는 것은 아니며 코어(120)내에 포함될 수 있다.

[0031] L2 캐시(140)는 보조 캐시 메모리이다. 여기서, L2 캐시(140)는 LLC(last level cache)일 수 있다.

[0032] 하이브리드 메인 메모리(200)는 메모리 버퍼(210) 및 비휘발성 메모리(220)를 포함한다. 하이브리드 메인 메모리(200)는 중앙처리장치(100)과 저장 장치(300) 사이에 배치될 수 있다.

[0033] 메모리 버퍼(210)는 L2 캐시(140)의 블록 사이즈인 라인 단위로 관리된다. 메모리 버퍼(210)는 디램(Dynamic Random Access Memory, DRAM)을 포함할 수 있다.

[0034] 비휘발성 메모리(220)는 메모리 시스템의 관리 단위가 페이지이기 때문에, 페이지 단위로 관리가 되게 된다. 비휘발성 메모리(220)는 복수의 페이지로 이루어지고, 각 페이지는 여러 라인으로 구성되어 데이터를 관리한다. 여기서, 64개의 라인(64B)은 하나의 페이지(4KB)일 수 있다.

[0035] 비휘발성 메모리(220)에서는 페이지 기반으로 페이지 스와핑이 이루어질 수 있다. 이와 같은 페이지 스와핑을 통해 쓰기 횟수가 가장 많은 페이지와 쓰기 횟수가 가장 적은 페이지의 데이터를 교환해줌으로써 비휘발성 메모리(220) 내의 모든 페이지들의 쓰기 횟수를 균등화할 수 있다.

[0036] 또한, 비휘발성 메모리(220)에서는 라인 기반으로 라인 시프팅이 이루어질 수 있다. 이와 같은 라인 시프팅을 통해 페이지 내의 라인들의 쓰기 횟수를 균등하게 할 수 있다.

[0037] 비휘발성 메모리(220)는 상변화 메모리(Phase-Change Random Access Memory, PRAM), 강유전체 메모리(Ferroelectric Random Access Memory, FRAM), 저항 메모리(Resistive Random Access Memory, RRAM), 자기저항 메모리(Spin Transfer Torque-Magnetic Random Access Memory, STT-MRAM) 등을 포함할 수 있다.

[0038] 이하 첨부된 도면을 참조하여 본 발명의 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 설명한다.

[0039] **<제1 실시 형태>**

[0040] 도 3은 제1 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 설명하기 위한 도면이다.

[0041] 도 1 및 도 3을 참조하면, 메모리 쓰기 요청된 데이터는 우선 메모리 버퍼(210)에 저장된다. 메모리 버퍼(210)는 자주 쓰는 데이터가 우선적으로 메모리 버퍼(210)에 저장되도록 함으로써 비휘발성 메모리(220)로의 쓰기 횟수를 줄일 수 있다. 메모리 쓰기 요청된 데이터는 메모리 버퍼(210)가 가득 찰 때까지 메모리 버퍼(210)에 저장된다.

[0042] 또한, 메모리 읽기 요청된 데이터는 우선 메모리 버퍼(210)에서 읽기 요청된 데이터를 검색한다. 이때, 읽기 요

청된 데이터가 메모리 버퍼(210)에 존재하면, 메모리 버퍼(210)에서 데이터를 읽는다.

- [0043] 반면, 읽기 요청된 데이터가 메모리 버퍼(210)에 데이터가 존재하지 않으면, 비휘발성 메모리(220)에서 읽기 요청된 데이터를 검색한 후, 읽기 요청된 데이터가 존재하면, 비휘발성 메모리(220)에서 메모리 버퍼(210)로 읽기 요청된 데이터가 저장된 후, 메모리 버퍼(210)에서 읽기 요청된 데이터를 읽는다.
- [0044] 구체적으로, 메모리 버퍼(210)는 제1 영역 및 제2 영역으로 나누어 데이터를 관리한다.
- [0045] 제1 영역에서는 클린 데이터와 더티 데이터를 MRU(Most Recently Used) 및 LRU(Least Recently Used)로 배열하여 관리한다. 여기서, 더티 데이터는 메모리 쓰기 요청에 의해 메모리 버퍼(210)에 저장된 데이터이고, 클린 데이터는 메모리 읽기 요청에 의해 비휘발성 메모리(220)에서 메모리 버퍼(210)로 저장된 데이터이다.
- [0046] 메모리 버퍼(210)는 제1 영역에서 사용한지 가장 오래된 데이터를 빅티 데이터(Victim data)로 선정할 수 있다. 구체적으로, 메모리 버퍼 관리 모듈(111)에 의해 빅티 데이터가 선정된다. 이렇게 선정된 빅티 데이터는 제2 영역으로 전송된다. 이는 데이터의 집약성(locality)에 기인한 것으로 최근에 쓰여진 데이터가 다음에 쓰여질 확률이 높기 때문에 메모리 버퍼(210)는 메모리 버퍼(210)에서의 적중률(Hit Ratio)을 높일 수 있다.
- [0047] 제2 영역에서는 클린 데이터 영역과 더티 데이터 영역을 나누어 관리한다.
- [0048] 메모리 버퍼(210)가 가득 차게 되면, 메모리 버퍼(210)는 제2 영역의 클린 데이터 영역에서 하나 이상의 데이터를 빅티 데이터로 선정한다. 이때, 상기 클린 데이터는 비휘발성 메모리(220)에 저장되는 데이터이기 때문에 상기 클린 데이터에서 선정된 빅티 데이터는 추가적인 동작 없이 제거될 수 있다.
- [0049] 반면, 메모리 버퍼(210)는 제2 영역의 클린 데이터가 없으면, 더티 데이터 중 하나의 데이터를 빅티 데이터로 선정한다. 이때, 상기 빅티 데이터로 선정되는 데이터는 비휘발성 메모리(220)의 프리 बैं크(free bank)에 저장될 데이터일 수 있다. 여기서, 프리 बैं크는 메모리 동작이 일어나고 있지 않은 बैं크일 수 있고, 비지 बैं크(busy bank)는 기본 메모리 접근 또는 웨어레벨링(페이지 스와핑 또는 라인 시프팅) 동작에 의해 메모리 동작이 일어나고 있는 बैं크일 수 있다. 여기서, 비지 बैं크와 프리 बैं크는 बैं크 상태 모니터링 모듈(112)에 의해 검색될 수 있다.
- [0050] 이와 같이, 제1 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은 비휘발성 메모리(220)의 बैं크의 상태를 고려하여 빅티 데이터를 선정할 수 있으므로, 메모리 버퍼(210)와 비휘발성 메모리(220) 사이의 접근 충돌을 방지하고, 비휘발성 메모리(220)의 메모리 성능을 개선할 수 있는 이점이 있다.

[0051] **<제2 실시 형태>**

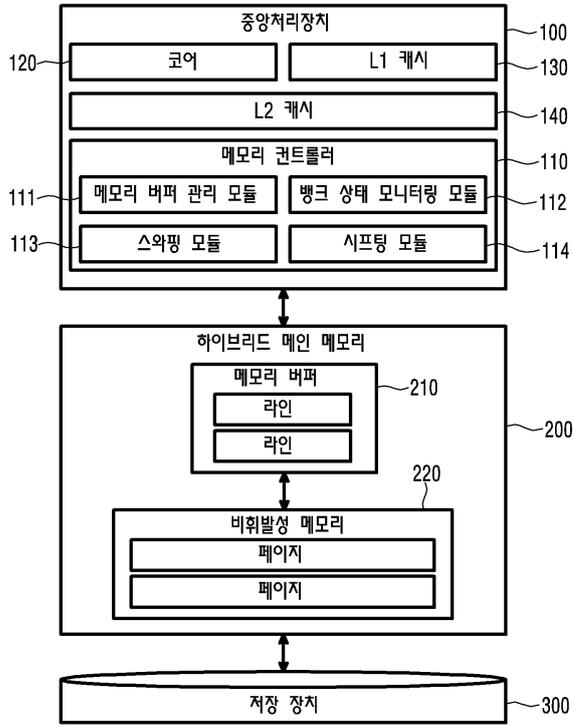
- [0052] 도 4는 제2 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법을 설명하기 위한 도면이고, 도 5는 메모리 접근이 없을 때 웨어레벨링 동작이 수행되는 것을 보여주기 위한 도면이다.
- [0053] 도 4을 참조하면, 제2 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은 메모리 버퍼(210)가 가득차면, 비휘발성 메모리(220)의 메모리 요청을 대비하여 버퍼 내의 데이터와 연관되지 않은 बैं크에 대해서 웨어레벨링 동작을 하고, 버퍼 내의 데이터와 연관된 बैं크에 대해서는 웨어레벨링 동작을 하지 않는다.
- [0054] 또한, 메모리 버퍼(210)가 여유 있으면, 모든 बैं크에서 웨어레벨링 동작을 한다. 여기서, 상기 웨어레벨링 동작은 프리 बैं크에서만 이루어질 수 있다.
- [0055] 도 5를 참조하면, 제2 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은 메모리 접근(Memory Access)이 있을 때 웨어레벨링 동작을 하지 않고, 메모리 접근이 없을 때 웨어레벨링 동작을 함으로써 메모리 접근과 웨어레벨링 동작 사이의 충돌을 방지하여 상기 충돌로 인한 하이브리드 메인 메모리(200)의 성능 저하를 방지할 수 있는 이점이 있다.
- [0056] 이와 같이, 제2 실시 형태에 따른 하이브리드 메인 메모리 기반의 메모리 접근 관리방법은 메모리 버퍼(210)의 사용량과 메모리 버퍼(210) 내의 बैं크의 상태를 활용하여 웨어레벨링 동작 시기를 결정함으로써 웨어레벨링 동작과 기본 메모리 동작 사이의 충돌을 피할 수 있기 때문에 메인 메모리의 성능 개선을 가져올 수 있는 이점이 있다.

220: 비휘발성 메모리

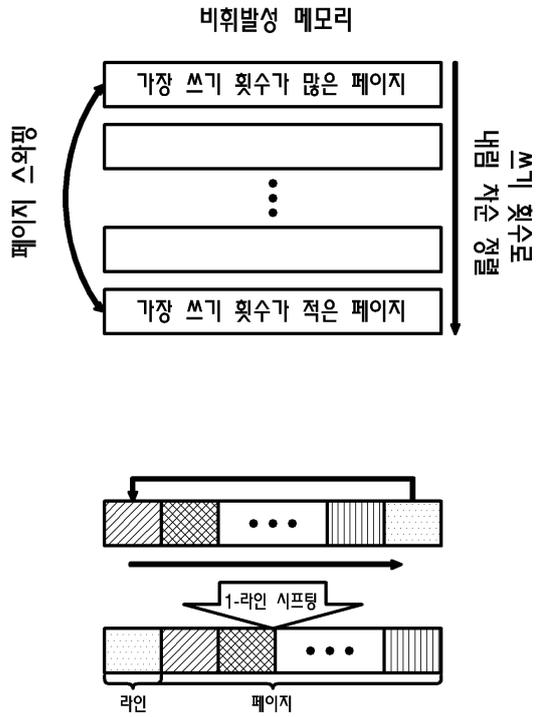
300: 저장 장치

도면

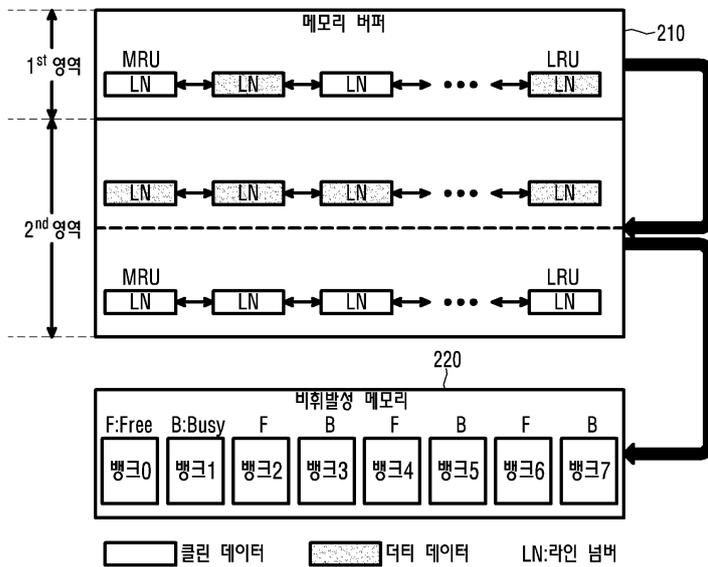
도면1



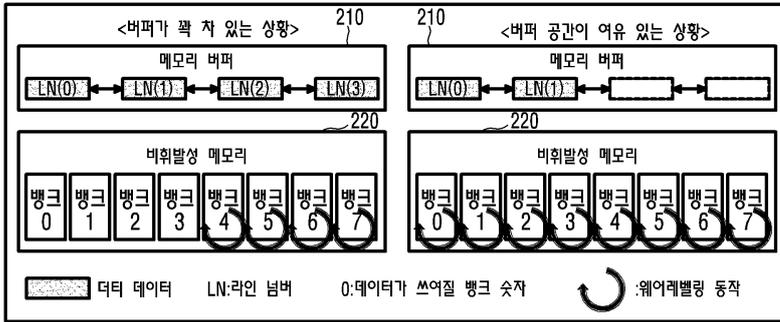
도면2



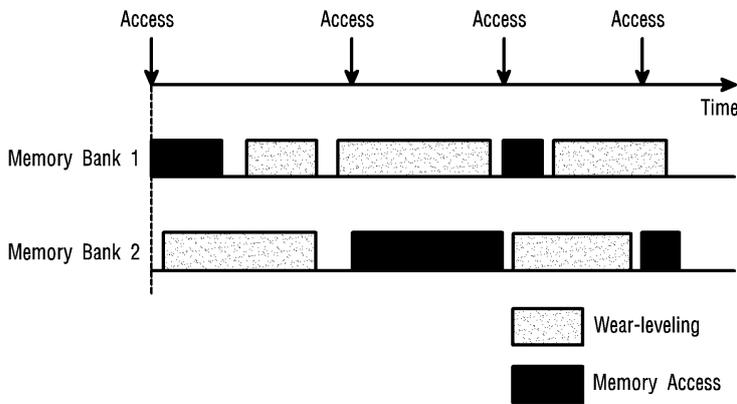
도면3



도면4



도면5



도면6

